

# 多制式 FX 型 VLBI 相关 处理机系统的研究

郑为民 张秀忠 舒逢春

(中国科学院上海天文台 上海 200030)

(中国科学院国家天文台 北京 100012)

## 摘 要

介绍了在上海天文台现有两台站 VLBA 型 VLBI 相关处理机的基础上同时处理多制式磁带的研究方案。为适应 Mark IV 薄磁带,并兼顾 1Gbit/s 的 VLBA 格式,需升级现有处理机的高速高密度磁带机,增加磁头组,更换精密薄带读取机构;扩充数据恢复系统和 FFT 流水线容量。系统采用实时操作系统与 FPGA(Field Programmable Gate Array)相结合,完成多制式磁带高速数据流的高精度同步控制与实时解码回放、多种实时计算,最终实现 Mark 4 数据的相关处理,并兼容 Mark IIIA、VLBA 格式。

关键词 多制式—VLBI—相关处理机—FPGA

分类号 P111.33

## 1 VLBI 相关处理机的现状

VLBI 的观测带宽影响到最终的观测精度,而带宽主要受到终端磁带记录仪的影响。为追求宽带记录,主流磁带记录格式已从 Mark I(记录带宽为 360kHz)发展至 Mark IV(记录带宽为 256MHz)<sup>[1]</sup>。采用 Mark IV 后,单基线观测灵敏度是 Mark IIIA 的 3 倍、VLBA 的 1.4 倍。

相关处理机是 VLBI 观测资料预处理的关键设备,具有数据量大、运算速度快等特点。VLBI 高速宽带相关处理机分为 XF 和 FX 两种,FX 型性能更为先进,但研制难度大。目前只有极少数国家拥有 FX 型宽带相关处理机。

美国 NRAO 于 20 世纪 90 年代中率先完成了 FX 型 VLBA 处理机。现已采用薄磁带,能兼容 Mark IIIA、VLBA 格式,同时处理 20 个台站的数据,并将进行 1Gbit/s 升

级。处理机每台站的数据带宽为 256Mbit/s(8 通道, 每通道最大采样率为 32Msample/s)。美国和欧洲正在合作研制的 XF 型 Mark IV 相关处理机在 Haystack 和 JIVE、USNO 已初步完成或正在试运行。它们均采用薄磁带, 能同时处理 Mark IV、Mark IIIA 和 VLBA 数据。处理机每台站的设计数据带宽为 1024Mbit/s。

日本和加拿大则采用独特的 K3、K4 或 S2 制式系统。

上海天文台 VLBI 技术实验室的两台站 FX 型相关处理机作为中国 VLBI 网 (CVN) 关键数据处理设备, 目前能兼容 Mark IIIA、VLBA 格式数据。每台站的数据带宽为 256Mbit/s(8 通道, 每通道的最大采样率为 32Msample/s), 但目前只能处理 25  $\mu\text{m}$  的厚带。由于全球大部分主要观测站均配制 Mark IV 薄带终端, 较少采用厚带, 并将完全过渡到薄带终端。因此我国必须研究能兼容 Mark IV 的多制式相关处理技术, 满足 VLBI 发展的需要。

## 2 Mark IV、Mark IIIA、VLBA 的数据格式特点

表 1 显示了 Mark IIIA、Mark IV、VLBA 磁带格式的主要技术参数<sup>[2]</sup>。目前广泛应用的 Mark IIIA 记录系统为 1bit 采样, 最大带宽为 112MHz(一般为 28MHz), 最大记录

表 1 Mark IIIA、Mark IV、VLBI 格式主要技术参数

	Mark IIIA	Mark IV	VLBI
#BBC's	14	16	8
Max sample rate (Msamples/s)	8	32	32
#bits/sample	1	1 或 2	1 或 2
#tracks (#supported heads)	28	64	36
Head spacing within headstack	698.5 $\mu\text{m}$	698.5 $\mu\text{m}$	698.5 $\mu\text{m}$
#passes (all heads enabled)	12	16	16
Max data-rate/track (Mbits/s) <sup>18</sup>	8	16	8
Bit density (bpi/track)	$\approx 33000$	$\approx 56000$	$\approx 56000$
Multiples fan-out (bitstreams: trk)	1:1 only	1:1, 1:2, 1:4	1:1, 1:2, 1:4
Multiples fan-in (bitstreams: trk)	None	2:1, 4:1	2:1, 4:1
Barrel-rolling	N	Y	Y
Data-modulation	N	Y	Y
Support of non-data-replacement	N	N	Y
Longitudinal track-frame length	64A	64A	32S
(Aux+Sync+Time+CRC	+32S	+32S	+48T
+Data+Parity)	+52T	+52T	+16C
[in bits]	+12C	+12C	+20000D
	+19840D	+19840D	+64A
	(+2500P)	(+2500P)	(+2520P)

注: VLBI 将升级至 1Gbit/s, 128 磁道

速度为 224Mbit/s。VLBA 和 Mark IV 记录系统由于使用了扇出、扇入 (fan-out, fan-in) 技术, 即用多个磁道同时记录来自一个 BBC 数据 (扇出) 或将来自多个 BBC 数据记录到一个磁带上, 并采用 1bit 或 2bit 采样, 因此 VLBA 和 Mark IV 系统比 Mark IIIA 具有更大的记录速率、记录带宽和更大的灵活性。

VLBA 的最大记录带宽为 128MHz, 最大记录速率为 256Mbit/s(单磁带机), 未来将达到 1024Mbit/s(双磁带机)。最新的 Mark IV 记录系统为 1bit 或 2bit 采样, 最大带宽为 256MHz, 最大记录速率为 1024Mbit/s, 并可扩展至 2048Mbit/s。

这 3 种记录方式的台站终端均先将天线接收的模拟信号数字化, 打包后, 再以数据帧方式直接记录到磁带上, 因此它们既有较大的区别又有近似之处。比较后可发现: 3 种格式的数据帧均包括数据、同步头、时间和辅助信息位四部分, 但它们在每种记录格式中的位置有所不同, 更重要的是每种格式采用各自的编码方式。

### 3 中国 VLBI 网相关处理机的数据恢复原理

处理机的主要工作为: 数据的稳定回放、时延粗补偿、分数尾数补偿 (FSTC)、相位补偿、FFT 运算、复数相乘与累加、长期累加和结果输出等 (图 1)<sup>[3]</sup>。

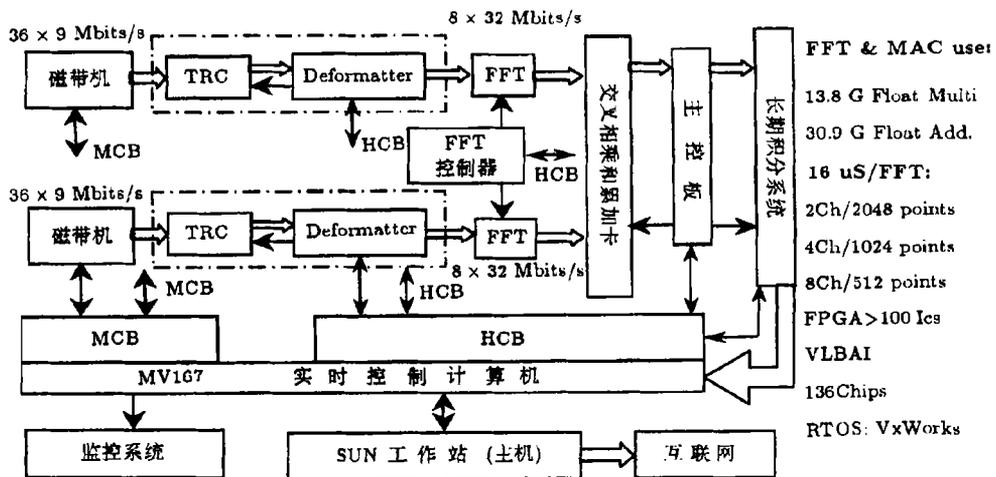


图 1 CVN 相关处理机结构框图

数据回放系统与磁带格式关系密切。它由两台高速高密度回放磁带机, 回放接口系统组成, 主要进行磁带回放、时间同步、时延粗补偿、CRC 校验、奇偶校验、反滚动, 以及为数据进入流水线 FFT 运算器做准备。

由于 CVN 处理机的回放接口系统 (包括 TRC、DEFORMATTER 子系统, 见图 2) 主要以大量现场可编程阵列 (Field Programmable Gate Array, FPGA) 集成电路构成。可以根据需要, 通过软件加载不同的控制逻辑改变系统功能, 适应不同的制式和模式。因此可以保留处理机的基本结构, 对其硬件和软件模块做必要改进, 增加数据处理通道, 实

现兼容 Mark IV 薄磁带多制式相关处理，而不必研制全新的处理机。

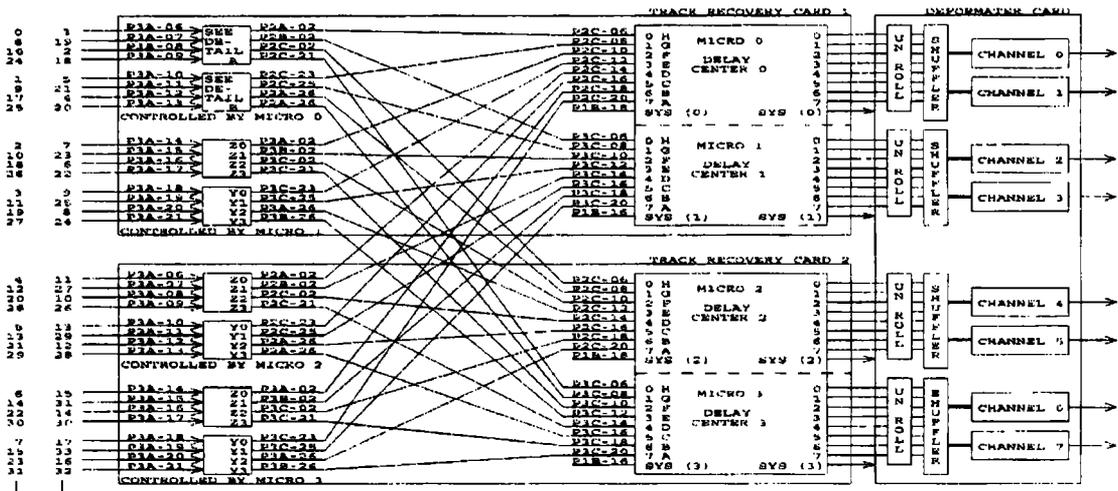


图 2 CVN 处理机回放接口系统

### 4 多制式处理机的研制方案

CVN 处理机具有的高度模块化体系结构给多制式处理机的研制奠定了很好的基础。多制式处理机的研制内容包括两部分：对磁带机的改造和处理机电子系统的升级。具体包括：

(1) 为适应 Mark IV 薄磁带，并兼顾未来 1Gbit/s 的 VLBA 磁带，必须改造现有的高速高密度磁带机。更换并增加一个磁头组，将现有的 25 $\mu$ m 厚带精密读取机构替换为 16 $\mu$ m 薄带读取机构。采用薄带后由于数据密度提高，数据误码率对读取机构的微小误差更加敏感，并且稍有不慎即会造成价值 10 多万美元的磁带机损坏，因此这项工作有较大难度，改造工作争取与 JIVE(Joint Institute for VLBI in Europe) 合作进行。

(2) 增加磁带回放、解码系统的功能，扩充其容量，使之能实现对 Mark IV 的 64 磁道、512Mbit/s 的 VLBI 高速有效数据流进行高精度同步控制与平滑稳定回放；对 1Gbit/s 的 Mark IV 数据流则通过慢速回放实现相关；对 1Gbit/s 的 VLBA 数据通过两次回放实现相关。

(3) 扩充处理机 FFT 流水线、交叉相乘与累加积分子系统的容量，使其能同时处理 64 磁道、512Mbit/s 有效数据。

(4) 分析 Mark IV、Mark IIIA、VLBA 的数据格式，编制处理机系统各级实时控制程序。在技术方面，研制过程可分为两步，具体方案如下：

第一步，解决 Mark IV 薄磁带的回放：(a) 购买 Mark IV 薄磁带的读取控制技术，使磁带机能一次读取 32 磁道的数据。(b) 分析针对多制式的记录格式，研制不同的处理逻辑，根据需要实时加载至 FPGA，使处理机系统具有自适应能力，解决磁带机多种格

式高速数据流的同步控制与译码回放。

第二步, 对处理机系统扩容: (a) 在第一步成果的基础上再次升级磁带机, 使其一次能读取 64 磁道的数据。(b) 对回放解码和 FFT 系统扩容增加, 使处理机能一次读取 64 磁道的数据, 并将每台站 FFT 处理器从 8 通道扩展至 16 通道。(c) 利用最新的高速 DSP 芯片, 研制新的长期累加积分系统。提高处理效率。

CVN 处理机经上述改进后, 最终能同时处理 Mark IV、Mark IIIA、VLBA 三种格式的薄磁带数据, 对 1Gbit/s 的 Mark IV 数据则通过慢速回放处理, 对 1Gbit/s 的 VLBA 数据则通过两遍回放处理。这两种情况下, 处理时间是观测记录时间的两倍, 其它情况下, 处理时间等同于观测记录时间。

多制式 FX 型 VLBI 相关处理机系统研制成功后, 将为国家重大科学工程“中国地壳运动观测网络”和天文学观测提供 VLBI 数据预处理服务。

### 参 考 文 献

- 1 Iensus J A, Diamond P J, Napier P J. Very Long Baseline Interferometry and the VLBA, Brigham, California: BookCrafters, Inc., 1995: 17~57
- 2 Whitney A R. Mark IIIA/IV/VLBA tape formats, recording modes and compatibility, MARK IV MEMO #230.2, 1998: 28
- 3 Zhang Xiuzhong, Zheng Weimin et al. In: Proceedings of the 2000 IEEE Asia-pacific Conference on Circuits and Systems, Piscataway: IEEE Service Center, 2000: 854

## Researches on the Multi-format Compatible FX Model VLBI Correlator System

Zheng Weimin Zhang Xiuzhong Shu Fengchun

(Shanghai Astronomical Observatory, Chinese Academy of Sciences, Shanghai 200030)

(National Astronomical Observatories, Chinese Academy of Sciences, Beijing 100012)

### Abstract

This paper presents a scheme of modifying the existing two-station Chinese VLBI Network correlator of Shanghai Astronomical Observatory to a multi-format compatible one. In order to process the Mark IV tapes, as well as the VLBA tapes with the data speed up to 1Gbit/s, we must upgrade the high-speed & high-density tape recorders, add one headstack, mount the new precise thin tape reading outfit, and expand the data recovery system and the FFT engines. Adopting the realtime operating system and the FPGAs(Field Programmable Gate Array), the correlator can finish synchronizing the multi-format tapes, decoding, realtime calculating and realize the correlation of the Mark IV, Mark IIIA, VLBA tapes.

**Key words** multi-format—VLBI—correlator—FPGA